

Electrónica

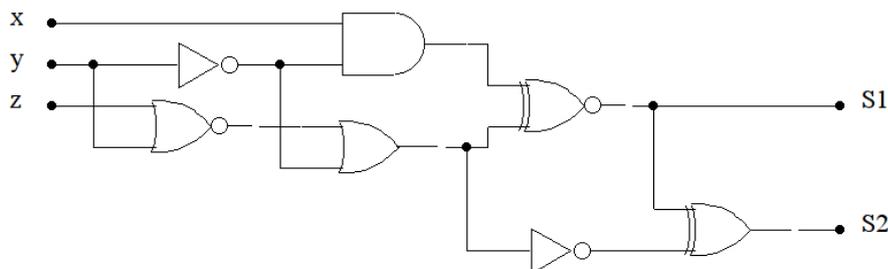
Guía de problemas N°4 “Lógica Combinacional y Secuencial”

7 de junio de 2023

- Convertir en binarios los siguientes números decimales: 12.0625, 10^4 , 673.23 y 1998.
- Convertir a decimal, octal y hexadecimal, los siguientes números binarios: 10.10001, 101110.0101, 1110101.110 y 1101101.111.
- Realizar las siguientes conversiones de base numéricas:
 - Del $(225.225)_{10}$ a binario, octal y hexadecimal.
 - Del $(11010111.110)_2$ a decimal, octal y hexadecimal.
 - Del $(623.77)_8$ a decimal, binario y hexadecimal.
 - Del $(2AC5.D)_{16}$ a decimal, octal y binario.
- Representar los siguientes números en código BCD: $(8620)_{10}$, $(F5D)_{16}$ y $(1010101)_2$.
- Usando una tabla de verdad demostrar el teorema de De Morgan $(x + y)' = x'y'$.
- Usando un diagrama de Venn demostrar el teorema de De Morgan $(xy)' = x' + y'$.
- Simplificar, tanto como sea posible, las siguientes funciones a un número mínimo de literales:
 - $f = xy + xy'$.
 - $f = (x + y)(x + y')$.
 - $f = xyz + x'y + xyz'$.
 - $f = xz + zx'y$.
 - $f = y(wz' + wz) + xy$.
- Encontrar el complemento de las siguientes funciones booleanas:
 - $f = (BC' + A'D)(AB' + CD')$.
 - $f = B'D + A'BC' + ACD + A'BC$.

c) $f = AB' + C'D'$.

9. Usando puertas NAND y NOR de dos entradas, implementar las funciones booleanas dadas en el problema 7.
10. Dada la función lógica $f = (xy + z') \oplus z$, escribir su tabla de verdad y diseñar un circuito lógico para implementarla usando sólo puertas NAND y NOR de dos entradas.
11. Dado el siguiente circuito, escribir tanto la tabla de verdad para las dos salidas S1 y S2 como sus correspondientes funciones lógicas.



12. Para la siguiente tabla de verdad, escribir la función booleana f como una suma de minterminos y también como un producto de maxtérminos (notar que los valores de x , y y z no están listados en forma ordenada).

x	y	z	F
1	0	0	0
1	0	1	0
0	1	0	0
0	0	1	0
1	1	0	0
1	1	1	1
0	0	0	1
0	1	1	1

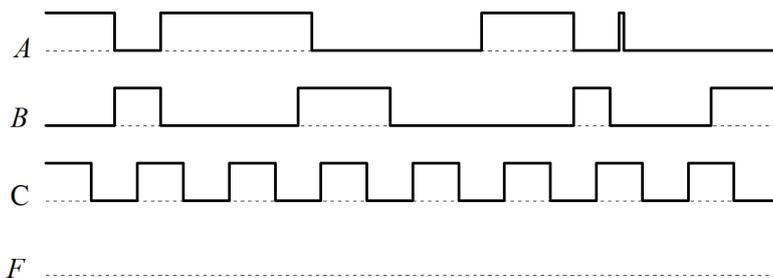
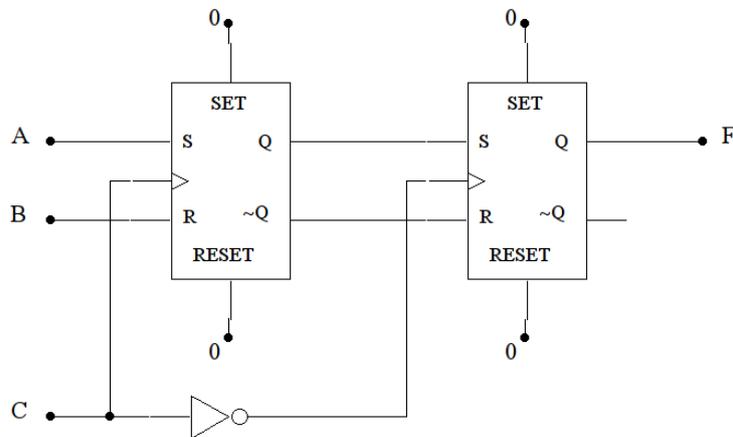
13. Un circuito digital de *mayoría* tiene una única salida que es igual a 1 cuando la mayoría de las entradas son 1. De otra forma la salida es cero. Escribir la tabla de verdad y la función booleana para un circuito de este tipo de tres entradas. Implementar dicha función usando cualquier tipo de puertas de dos entradas.
14. Demostrar que las funciones XOR (OR exclusiva) y XNOR (NOR exclusiva) son el complemento una de la otra.
15. Escribir una expresión algebraica para la función lógica C_o que representa el acarreo de salida de un sumador completo. Demostrar que esta función se puede escribir como $C_o = xy + xz + yz$, donde x e y son los dos dígitos binarios que se desean sumar y z es el acarreo de entrada.
16. Un proceso de manufactura industrial está controlado por tres sensores A , B y C , los cuales “dan una señal digital por bajo cuando se activan” (es decir, se activan cuando su valor lógico es 0). Cuando se activa el sensor A pero B y C están inactivos, o cuando se activa B pero A y C están inactivos, el proceso debería detenerse para evitar daños en

el sistema. Usando sólo puertas lógicas de dos entradas, implementar un circuito combinacional cuya salida F haga sonar una alarma (la cual se activa por alto) cuando esta situación de emergencia se presente. Dibujar dicho circuito, y escribir tanto la tabla de verdad como la expresión booleana para F .

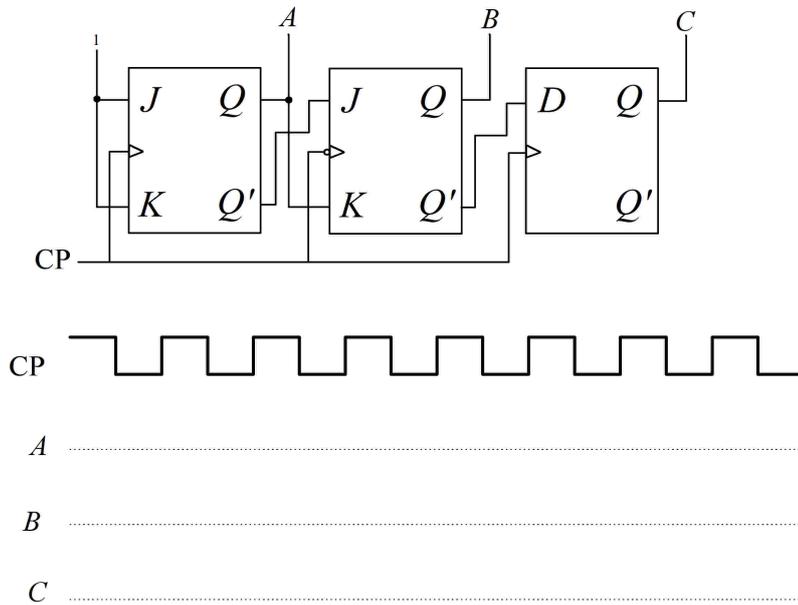
17. Un “decodificador de BCD a 7 segmentos” es un integrado que tiene 4 pines de entrada (A_0, A_1, A_2 y A_3) que permiten introducir un dígito decimal en BCD, y genera 7 señales digitales de salida (a, b, c, d, e, f y g) que sirven para excitar un *display* de 7 segmentos (cada uno formado por un LED en serie con una resistencia) usado para mostrar dicho dígito decimal. La siguiente figura muestra tanto la distribución de estos 7 segmentos en el *display*, como la conformación de los 10 dígitos decimales posibles. Suponiendo que cada uno de los segmentos se excita por bajo, diseñar un circuito combinacional que permita implementar este decodificador.



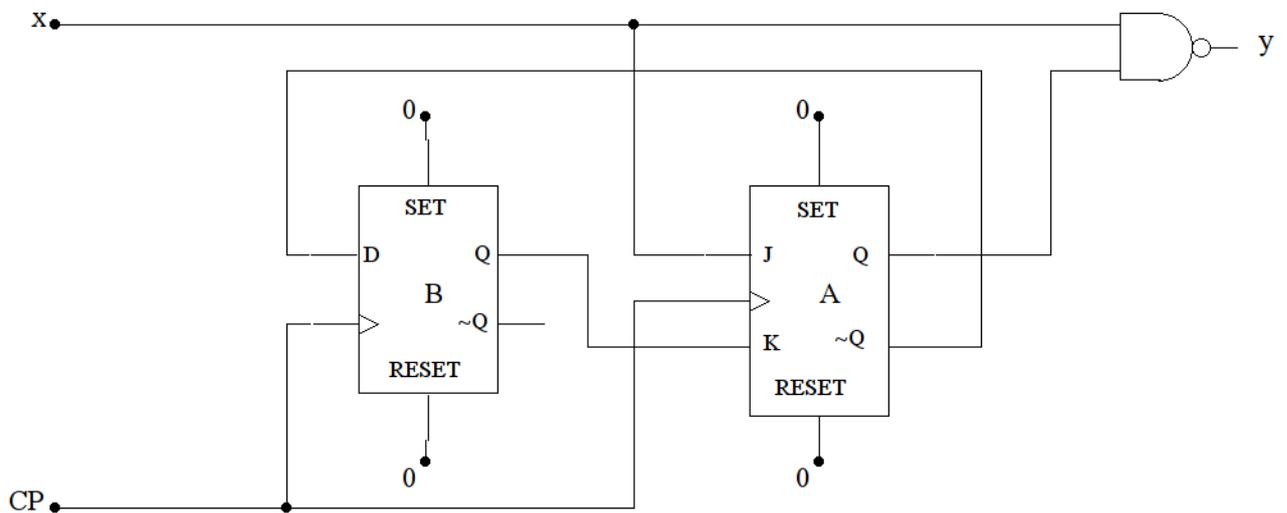
18. Implementar la función booleana $f = [xy + (x' \oplus z)]'$ usando un decodificador de 3 a 8 líneas y puertas OR de sólo dos entradas.
19. Completar el diagrama de tiempos para el siguiente circuito. Suponga que los dos flip-flop SR se disparan por flanco positivo y que la variable interna Q y la salida F empiezan la secuencia en el estado 0.



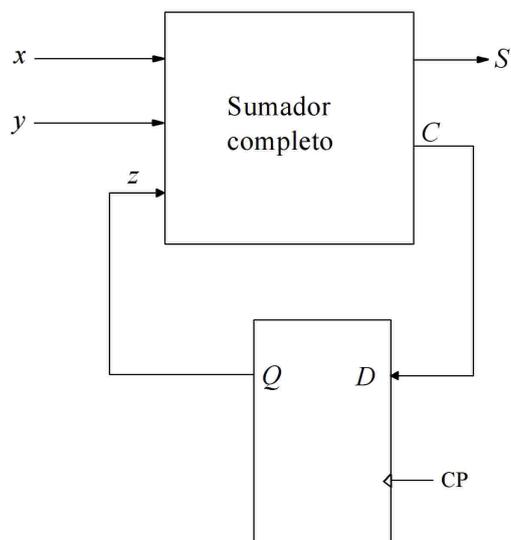
20. Para el siguiente circuito, complete el diagrama de tiempo para las señales en los terminales A , B y C . Suponga que dichas señales empiezan la secuencia en el estado 0 y todos los flip-flops disparan por flanco (ascendente o descendente).



21. Para el siguiente circuito secuencial, done x es una variable de entrada e y una de salida, escribir la tabla de estados y trazar el diagrama de estado correspondiente.



22. El sumador completo de la siguiente figura tiene entradas externas x e y , mientras que la tercera z (acarreo de entrada) proviene de la salida Q de un flip-flop tipo D, el cual a su vez recibe en la entrada el acarreo de salida del sumador. La salida externa es la suma S . Obtener la tabla de estados y el diagrama de estado de este circuito secuencial.



23. Escribir la tabla de excitación para un contador binario de 3 bits que sigue en forma periódica la secuencia de estados $(1, 0, 0) \rightarrow (0, 1, 0) \rightarrow (0, 0, 1)$. Suponga que se usan flip-flops tipo T. Implementar el circuito lógico correspondiente.
24. Diseñar un contador que siga la secuencia binaria 0, 1, 2, en forma repetitiva. Usar flip-flops tipo KJ.